

ICS hw2 answer

T1

(a). $1 \times 2^{-126} = 2^{-126}$

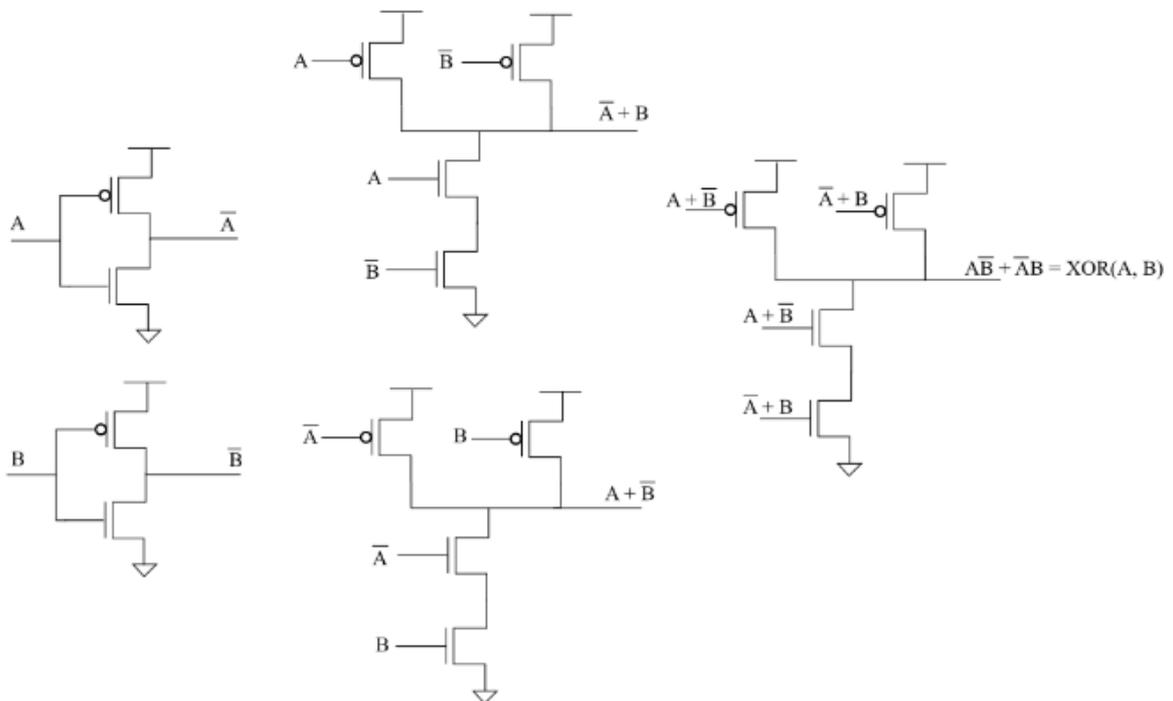
(b). $(1 - 2^{-23}) \times 2^{-126} = 2^{-126} - 2^{-149}$

T2

$2^{31} - 1 = 2,147,483,647$

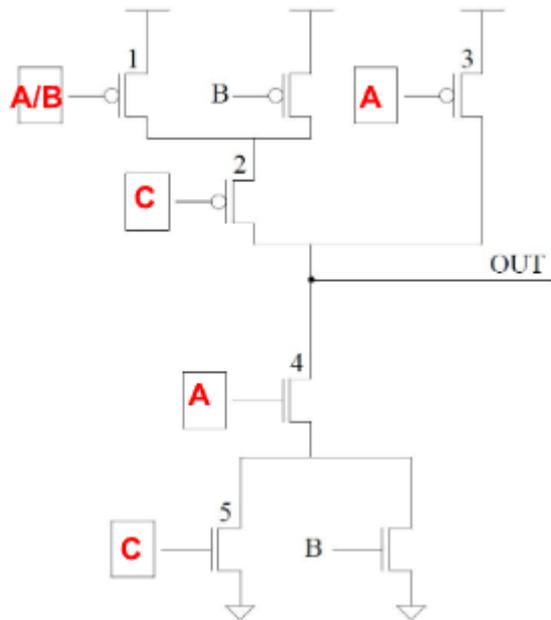
T3

$$\begin{aligned} XOR(A, B) &= \overline{A}B + A\overline{B} \\ &= \overline{\overline{\overline{A}B + A\overline{B}}} \\ &= \overline{(A + \overline{B})(\overline{A} + B)} \end{aligned}$$



(答案不唯一)

T4



A	B	C	OUT
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

T5

- $0 \text{ OR } X = X$
- $1 \text{ OR } X = 1$
- $0 \text{ AND } X = 0$
- $1 \text{ AND } X = X$
- $0 \text{ XOR } X = X$

T6

电路 1 仅仅是组合逻辑电路，给定输入，输出就随之确定。

电路 2 是时序逻辑电路，输出与电路原来的状态也有关系：

假设原先 $(A, B) = (0, 1)$ ，输出为 $D = 1$ ，那么在 A 变为 1 后输出仍然为 $D = 1$

假设原先 $(A, B) = (1, 0)$ ，输出为 $D = 0$ ，那么在 B 变为 1 后输出仍然为 $D = 0$

可见，输出 D 并不唯一由 $(A, B) = (1, 1)$ 确定。

T7

(a). $2^5 = 32$

(b). 输出 1 位。选择信号 4 位。

T8

- 3 (注意考虑非门)
- $Z = (AB)(CD)E$

T9

after cycle1 : 100000
after cycle2 : 111000
after cycle3 : 111110
after cycle4 : 011111
after cycle5 : 000111
after cycle6 : 000001
after cycle7 : 100000
.....

循环周期为 6，因此 50 周期后为 111000

注意：每个时钟周期在上升沿和下降沿分别都会导致一次写入

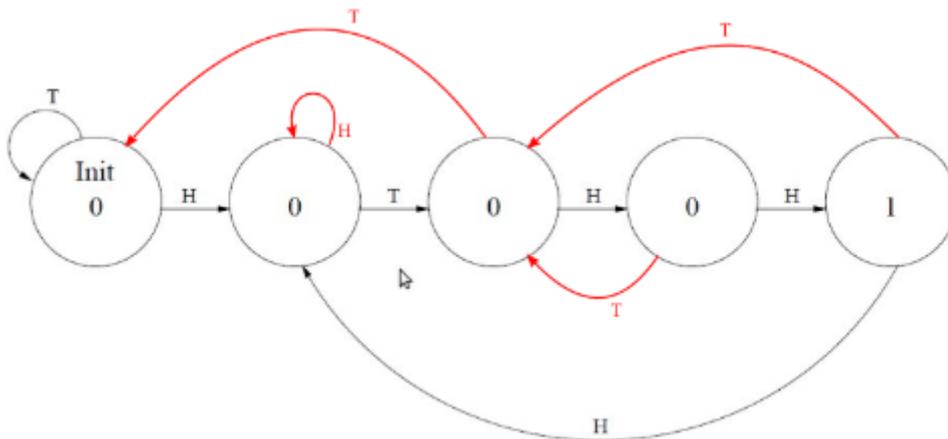
T10

$$\begin{aligned}\bar{A} &= A \text{ NAND } A \\ AB &= \overline{\overline{AB}} = \overline{A \text{ NAND } B} \\ A + B &= \overline{\overline{A} \overline{B}}\end{aligned}$$

- 首先用与非门表示非门
- 再用非门和与非门表示与门
- 最后用与门和非门表示或门

这就说明与门，或门，非门都可以用与非门表示，而与门，或门，非门可以组合出任意电路，是逻辑完备的，因此与非门也是逻辑完备的

T11



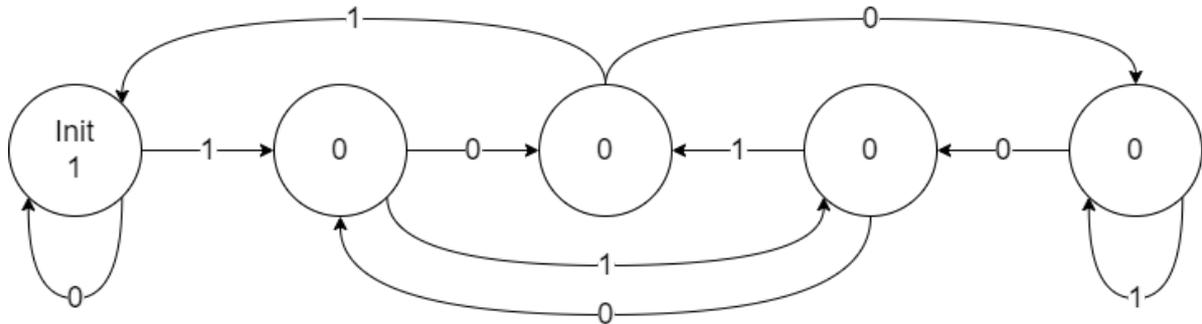
3 bits

T12

注：按照书上状态图的约定，箭头表示状态转移，圆圈内表示输出（是否接受）

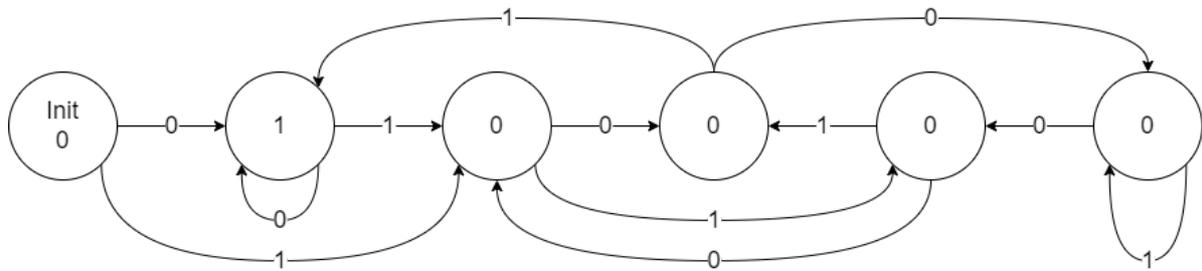
下面的状态图中以 1 表示接受，0 表示不接受

如果接受空串：



从左到右，到达这些状态分别说明当前串除以 5 的余数为 0,1,2,3,4，只有第一个状态接受

如果不接受空串：



即：在上一张图的基础上增加了一个起始状态

画出其中一种即可。

T13

$$2^8 \times 8 = 2^{11} \text{ bytes}$$